

OPERATION MEMOIRES : Moyens Humains

9 permanents
5 ATER
14 doctorants



Rachid
BOUCHAKOUR
(Pr)



Pascal
MASSON
(Pr)



Christophe
MULLER
(Pr)



Pierre
CANET
(MC)



Jean-Michel
PORTAL
(MC)

**Mémoires Innovantes Sur Silicium
(MISSi)**

**Mémoires à
Matériaux Avancés
(MeMatA)**

**Analyses de Performances
(AP)**

**Méthodes d'Analyse de
Défaillances pour Circuits
Logiques et Mémoires
(MADCLM)**



Romain
LAFFONT
(MC)



Gilles
MICAULO
(MC)



Arnaud
REGNIER
(Doct)



Henia
RAGAD
(Doct)



Philippe
FERRANDIS
(MC)



Nicolas
MENOUE
(Doct)



Frédéric
LALANDE
(Pr)



Valery
BOUQUET
(Doct)



Samir
BOUTAHAR
(Doct)



Lionel
FORLI
(Doct)



Hassen
AZIZA
(ATER)



Rossella
RANICA
(Doct)



Romain
WACQUEZ
(Doct)



Fabien
GILBERT
(Doct)



Sétphanie
JACOB
(Doct)



Bertrand
DELSUC
(Doct)



Juliano
RAZAFINDRAMORA
(ATER)



Samir
MOUHOUBI
(Doct)



Bertrand
SAILLET
(Doct)



Manuel
SELLIER
(Doct)



Damien
DELERUYELLE
(ATER)



Laurent
LOPEZ
(ATER)



Sandrine
BERNARDINI
(ATER)



Olivier
MERCIER
(CDD)

L2MP, IMT, Technopole de Château Gombert
13451 MARSEILLE Cedex
Tél: 33 (0) 491 054 780, Fax: 33 (0) 491 054 782
Email: rachid.bouchakour@polytech.univ-mrs.fr
Internet: www.L2MP.fr

Opération Mémoire : Méthodes d'Analyses de Défaillances pour Circuits Logiques et Mémoires

Manuel SELLIER

Provenance

- Ecole Généraliste d'Ingénieur de Marseille (EGIM)

Titre de la thèse

Méthodes pour accélérer les montés de rendement dans les technologies inférieures à 50 nm

Directeur de Thèse

Jean-Michel PORTAL

Tuteurs

Bertrand BOROT

Financement

CIFRE



Crolles2 Alliance



PHILIPS

Opération Mémoire : Méthodes d'Analyses de Défaillances pour Circuits Logiques et Mémoires

Manuel SELLIER

Technologies inférieures à 50nm

- Technologies en cours de développement (45nm, 32nm).
- Études des propriétés des composants isolés en technologies 45nm et 32nm.

Conception et test de puces test

- Conception de puces test permettant de valider le procédé de fabrication (45nm & 32nm) en vue de l'application.
- Mise en place des programmes de test et de diagnostic pour validation silicium.

